

## APU8504S

小型・軽量  
4ch高速フラッシュADC搭載

卓越した信号処理能力とポータビリティを両立した、次世代デスクトップ型デジタルパルスプロセッサ。フロントエンドには500Mps / 14bitの高速ADCを4CH実装。12V単電源で稼働するミニマルなシステム要件により、実験室からフィールドまでシームレスな運用を可能にします。光電子増倍管からのアノード出力信号から得られる時間 (CFD-TDC)、エネルギー (QDC)、波形弁別 (PSD) の統合解析を強力にサポートします。

## 特徴

対象検出器	プラスチックシンチレータ, LaBr <sub>3</sub> (Ce), デジタルパルスなど
ゲイン切替	x0.5, x1.0, x1.5, x2.0, x2.5
時間分解能	Coarse : 2ns   Fine : 7.8 ps LSB
スループット	2Mcps以上 / チャンネル
モード	ヒストグラム, リスト, 波形
オプション	LIST-WAVE機能, LIST-PILEUP-WAVE機能, Pileup-Reject機能

前面



背面



## リストデータ例 \*TDC: 1digit = 7.8ps

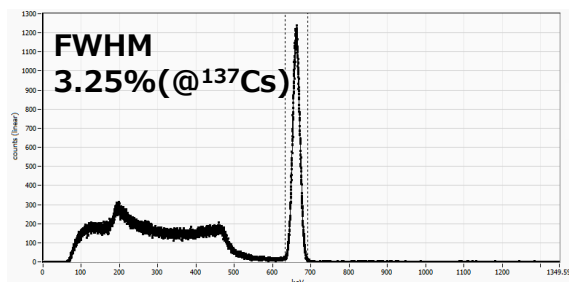
TOTAL	FALL	RISE	TDC	CH	QDC
[15..0]	[15..0]	[15..0]	[53..0]	[3..0]	[12..0]

## リスト波形データ例

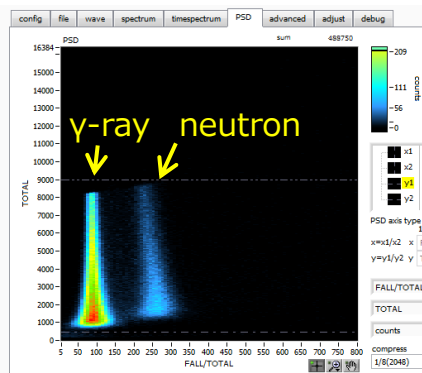
List Data	Wave Number	Header	Wave Data
[127..0]	[15..0]	[31..0]	[15..0] x 波形点数分

## 仕様

アナログ入力	4チャンネル, LEMOコネクタ, レンジ ±1V, 入力インピーダンス 50Ω
立上り時間	2ns 以下
サンプリング	500Mps, 分解能14bit
デジタル処理	CFD, TDC, QDC, PSD
外部コネクタ	CLR入力, GATE入力, CLK入力, CLK出力
通信	ギガビットイーサネット, TCP/IP及びUDP
消費電力	12V (1.1A), AC電源アダプタより
寸法・重量	180(W)x40(H)x130(D) mm *突起物除く 約400g
付属品	データ計測制御ソフトウェア



ヒストグラム  
LaBr<sub>3</sub>(Ce)シンチレーション検出器(1インチ)



PSD機能、n-γ弁別  
スチルベンシンチレーション検出器(φ50.8×50.8mm)

